



PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of : Atty. Docket: 02-GR1-410
Thierry PARRASSIN : Group Art Unit: 2812
Serial No. 10/782,724 : Confirmation No. 3421
Filed: February 19, 2004 :

For: *FOCUSED ION BEAM TREATMENT METHOD AND SEMICONDUCTOR
DEVICE SUITABLE FOR ITS IMPLEMENTATION*

CLAIM FOR PRIORITY UNDER 35 USC §119

MS Missing Parts
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

SIR:


Under the provisions of 35 USC §119, there is filed herewith a certified copy of French Application No. 03 02008 filed on February 19, 2003, in accordance with the International Convention for the Protection of Industrial Property, 53 Stat. 1748, under which Applicant hereby claims priority.

Respectfully submitted,

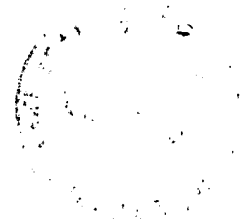
Date:

7/13/04

By:


Jon A. Gibbons
Reg. No. 37,333

Customer No. 23334
Fleit, Kain, Gibbons, Gutman, Bongini & Bianco P.L.
551 NW 77th Street, Suite 111
Boca Raton, Florida 33487
Telephone: (561) 989-9811
Facsimile: (561) 989-9812



2100

2100

THIS PAGE BLANK (USPTO)



29 02 2008
7 Passacarré
D

BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

COPIE OFFICIELLE

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le **03 MARS 2004**

Pour le Directeur général de l'Institut
national de la propriété industrielle
Le Chef du Département des brevets

Martine PLANCHE

INSTITUT
NATIONAL DE
LA PROPRIÉTÉ
INDUSTRIELLE

SIEGE
26 bis, rue de Saint Petersburg
75800 PARIS cedex 08
Téléphone : 33 (0)1 53 04 53 04
Télécopie : 33 (0)1 53 04 45 23
www.inpi.fr

THIS PAGE BLANK (USPTO)



26 bis, rue de Saint Pétersbourg
75800 Paris Cedex 08
Téléphone : 33 (1) 53 04 53 04 Télécopie : 33 (1) 42 94 86 54

BREVET D'INVENTION CERTIFICAT D'UTILITÉ

Code de la propriété intellectuelle - Livre VI



REQUÊTE EN DÉLIVRANCE page 1/2



Cet imprimé est à remplir lisiblement à l'encre noire

DB 540 • W / 210502

REMISE DES PIÈCES DATE 19 FEV 2003 LIEU 75 INPI PARIS N° D'ENREGISTREMENT 0302008 NATIONAL ATTRIBUÉ PAR L'INPI DATE DE DÉPÔT ATTRIBUÉE PAR L'INPI 19 FEV. 2003		1 NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE À QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE CABINET PLASSERAUD 84, rue d'Amsterdam 75440 PARIS CEDEX 09	
Vos références pour ce dossier (facultatif)			
Confirmation d'un dépôt par télécopie BFF020416		<input type="checkbox"/> N° attribué par l'INPI à la télécopie	
2 NATURE DE LA DEMANDE		Cochez l'une des 4 cases suivantes	
Demande de brevet		<input checked="" type="checkbox"/>	
Demande de certificat d'utilité		<input type="checkbox"/>	
Demande divisionnaire		<input type="checkbox"/>	
Demande de brevet initiale N° _____ Date _____ ou demande de certificat d'utilité initiale N° _____ Date _____			
Transformation d'une demande de brevet européen Demande de brevet initiale N° _____ Date _____			
3 TITRE DE L'INVENTION (200 caractères ou espaces maximum)			
PROCEDE DE TRAITEMENT PAR FAISCEAU D'IONS FOCALISE ET DISPOSITIF SEMI-CONDUCTEUR CONVENANT POUR SA MISE EN OEUVRE			
4 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE FRANÇAISE		Pays ou organisation _____ N° _____ Date _____ Pays ou organisation _____ N° _____ Date _____ Pays ou organisation _____ N° _____ Date _____ <input type="checkbox"/> S'il y a d'autres priorités, cochez la case et utilisez l'imprimé «Suite»	
5 DEMANDEUR (Cochez l'une des 2 cases)		<input checked="" type="checkbox"/> Personne morale <input type="checkbox"/> Personne physique	
Nom ou dénomination sociale		STMICROELECTRONICS SA	
Prénoms			
Forme juridique		Société Anonyme	
N° SIREN		341459386	
Code APE-NAF			
Domicile ou siège	Rue	29, Boulevard Romain Rolland 92120 MONTROUGE	
	Code postal et ville	_____	
	Pays	FRANCE	
Nationalité		Française N° de télécopie (facultatif) _____	
N° de téléphone (facultatif)			
Adresse électronique (facultatif)			
		<input type="checkbox"/> S'il y a plus d'un demandeur, cochez la case et utilisez l'imprimé «Suite»	

Remplir impérativement la 2^{ème} page



BREVET D'INVENTION CERTIFICAT D'UTILITÉ

REQUÊTE EN DÉLIVRANCE
page 2/2

BR2

REMISE DES PIÈGES DATE 19 FEV 2003 LIEU 75 INPI PARIS N° D'ENREGISTREMENT 0302008 NATIONAL ATTRIBUÉ PAR L'INPI		Réservé à l'INPI	DB 540 W / 210502
6 MANDATAIRE (s'il y a lieu)		BFF020416	
Nom			
Prénom			
Cabinet ou Société			
N° de pouvoir permanent et/ou de lien contractuel		Cabinet PLASSERAUD	
Adresse	Rue		
	Code postal et ville	84, rue d'Amsterdam	
	Pays	75009 PARIS	
N° de téléphone (facultatif)			
N° de télécopie (facultatif)			
Adresse électronique (facultatif)			
7 INVENTEUR (S)		Les inventeurs sont nécessairement des personnes physiques	
Les demandeurs et les inventeurs sont les mêmes personnes		<input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non : Dans ce cas remplir le formulaire de Désignation d'inventeur(s)	
8 RAPPORT DE RECHERCHE		Uniquement pour une demande de brevet (y compris division et transformation)	
Établissement immédiat ou établissement différé		<input checked="" type="checkbox"/> Établissement immédiat <input type="checkbox"/> Établissement différé	
Paiement échelonné de la redevance (en deux versements)		Uniquement pour les personnes physiques effectuant elles-mêmes leur propre dépôt <input type="checkbox"/> Oui <input type="checkbox"/> Non	
9 RÉDUCTION DU TAUX DES REDEVANCES		Uniquement pour les personnes physiques <input type="checkbox"/> Requête pour la première fois pour cette invention (joindre un avis de non-imposition) <input type="checkbox"/> Obtenue antérieurement à ce dépôt pour cette invention (joindre une copie de la décision d'admission à l'assistance gratuite ou indiquer sa référence): AG <input type="text"/>	
10 SÉQUENCES DE NUCLEOTIDES ET/OU D'ACIDES AMINÉS		<input type="checkbox"/> Cochez la case si la description contient une liste de séquences	
Le support électronique de données est joint La déclaration de conformité de la liste de séquences sur support papier avec le support électronique de données est jointe		<input type="checkbox"/> <input type="checkbox"/>	
Si vous avez utilisé l'imprimé «Suite», indiquez le nombre de pages jointes			
11 SIGNATURE DU DEMANDEUR OU DU MANDATAIRE (Nom et qualité du signataire) Stéphane VERDOURE 97-0901		VISA DE LA PRÉFECTURE OU DE L'INPI 	

PROCEDE DE TRAITEMENT PAR FAISCEAU D'IONS FOCALISE ET DISPOSITIF SEMI-CONDUCTEUR CONVENANT POUR SA MISE EN OEUVRE

La présente invention concerne un procédé de traitement par faisceau d'ions focalisé, d'un dispositif semi-conducteur réalisé à la surface d'un substrat de silicium-sur-isolant.

Le traitement par faisceau d'ions focalisé ("Focused Ion Beam", ou FIB) est bien connu pour la réalisation de puces de test, dans le domaine de la recherche et développement en microélectronique. Selon la nature de la formule gazeuse utilisée en combinaison avec le faisceau d'ions focalisé, un tel traitement permet de découper ou de déposer localement un matériau métallique ou un matériau diélectrique, dans un dispositif semi-conducteur réalisé à la surface d'un substrat. De telles découpes et de tels dépôts permettent en particulier la réparation du dispositif sans avoir à réaliser une nouvelle puce. Ceci permet de réduire le temps et le coût fabrication des dispositifs semi-conducteurs en phase de recherche et développement.

De telles puces sont typiquement des parties d'une tranche ("Wafer"), qui en général ne sont pas découpées, et ne sont pas mises en boîtier. Par conséquent, la masse électrique du dispositif semi-conducteur correspondant n'est pas reliée à la masse électrique d'un circuit intégré.

Les ions doivent être évacués de la tranche. Dans le cas d'un dispositif réalisé directement sur un substrat de silicium dopé ("bulk"), les ions s'écoulent à travers ledit substrat qui est généralement relié à la masse électrique de l'appareil de FIB. On dit que le substrat devient polarisé.

Cependant, dans le cas d'un dispositif semi-conducteur réalisé à la surface d'un substrat de silicium-sur-isolant (en anglais "Silicium-On-Insulator", ou SOI), la couche d'oxyde enterrée (en anglais "buried oxide", ou BOX) empêche l'écoulement des ions vers le substrat. Par conséquent, le substrat n'est plus polarisé. Le dispositif présente deux masses électriques qui sont isolées l'une de l'autre : la masse du substrat et la masse du dispositif semi-conducteur.

Néanmoins, il arrive qu'il se produise une décharge électrostatique (ESD, de l'anglais "electrostatic discharge") à travers certaines couches de matériaux formant le dispositif semi-conducteur. Si une telle décharge se

produit à travers la couche BOX, cette couche peut-être détruite localement, selon un phénomène identique au claquage d'un condensateur. On perd ainsi localement l'avantage de l'isolation du dispositif semi-conducteur par rapport au substrat, mais ceci est un inconvénient limité. Un inconvénient beaucoup plus important se rencontre lorsque la décharge électrostatique se produit à travers la grille d'un transistor MOS du dispositif. En effet, la grille étant alors claquée, le transistor MOS est détruit ce qui peut affecter le fonctionnement du dispositif.

On pourrait penser à créer, lors de la fabrication du dispositif, un chemin de polarisation du substrat à travers la couche d'oxyde enterrée, pour permettre l'écoulement des ions vers le substrat, lors du traitement par FIB. Ceci n'est toutefois pas possible car les procédés de fabrication actuellement disponibles dans le domaine de la micro-électronique ne prévoient pas de masque pour la couche d'oxyde enterrée.

Un but de l'invention est de résoudre les problèmes de l'art antérieur précités. Ce but est atteint en faisant claquer a posteriori (c'est-à-dire après la fabrication du dispositif) la couche BOX au dessous d'une structure électriquement isolée du reste du circuit, de manière à ouvrir un chemin de polarisation du substrat à travers ladite structure. Il suffit ensuite de relier à ce chemin de polarisation la masse électrique (flottante) du dispositif semi-conducteur à traiter par FIB pour que les ions s'écoulent vers le substrat lors de ce traitement.

Ainsi, un premier aspect de l'invention concerne un procédé de traitement par faisceau d'ions focalisé, d'un dispositif semi-conducteur réalisé à la surface d'un substrat de SOI et comprenant une structure d'interconnexion ayant une première ligne métallique déterminée qui est électriquement reliée à la masse électrique du dispositif semi-conducteur. Le procédé comprend les étapes consistant à :

a) faire claquer la couche d'isolant du substrat au dessous d'une zone active d'une structure électriquement isolée du reste du dispositif semi-conducteur et reliant électriquement ladite zone active et une seconde ligne métallique déterminée, en soumettant ladite seconde ligne métallique à un faisceau d'ions focalisé jusqu'au claquage de ladite couche d'isolant ;

b) créer une liaison électrique entre la première ligne métallique et la seconde ligne métallique ;

c) traiter le dispositif semi-conducteur par FIB ;

d) ouvrir la liaison électrique entre la première ligne métallique et la
5 seconde ligne métallique.

Un second aspect de l'invention concerne un dispositif semi-conducteur réalisé à la surface d'un substrat de SOI, convenant pour la mise en œuvre du procédé selon le premier aspect. Il s'agit par exemple d'une puce de test, notamment en phase de recherche et développement. Ce dispositif
10 comprend :

- au moins une zone active et une structure d'interconnexion ayant une première ligne métallique déterminée qui est électriquement reliée à la masse électrique du dispositif semi-conducteur ; et, en outre,

- une structure électriquement isolée du reste du dispositif semi-conducteur, qui comprend une zone active recouvrant la couche d'isolant du
15 substrat et une structure d'interconnexion reliée à ladite zone active et ayant une seconde ligne métallique déterminée.

La distance minimum (suivant une direction parallèle à la surface du substrat) entre la zone active de la structure isolée et n'importe quelle autre
20 zone active du reste du dispositif, est supérieure à l'épaisseur (suivant une direction perpendiculaire à la surface du substrat) de la couche d'isolant du substrat. En outre, la distance minimum (suivant une direction parallèle à la surface du substrat), entre les éléments de la structure d'interconnexion de la structure isolée et les éléments de la structure d'interconnexion du reste du
25 dispositif, est supérieure à l'épaisseur de la couche d'isolant du substrat (suivant la direction perpendiculaire à la surface du substrat). De cette façon, on garantit le claquage de la couche d'isolant du substrat avant le claquage d'une autre portion d'isolant entourant la structure isolée, lorsque le procédé selon le premier aspect est mis en œuvre.

30 De préférence, la première ligne métallique et la seconde ligne métallique appartiennent au niveau de métallisation du dispositif semi-conducteur qui est le plus éloigné du substrat. Il est ainsi plus facile de créer une liaison électrique entre elles par dépôt d'un pont de métal.

D'autres caractéristiques et avantages de l'invention apparaîtront encore à la lecture de la description qui va suivre. Celle-ci est purement illustrative et doit être lue en regard des dessins annexés sur lesquels les figures 1 à 6 sont des vues partielles en coupe d'un dispositif semi-conducteur à différentes étapes d'un procédé selon l'invention.

Sur les dessins, les mêmes éléments portent des références identiques. On considère l'exemple d'une technologie dans laquelle les interconnexions sont réalisées sur six niveaux de métallisation superposés, respectivement M1 à M6, selon la technique Damascène ou la technique double Damascène. De plus, le niveau de métallisation M6, qui est le plus éloigné du substrat 10, est recouvert d'une couche isolante, dite couche de passivation.

Par ailleurs, on considère l'exemple de traitements par FIB au moyen d'ions positifs, tels que des atomes d'argon (Ar) ionisés positivement.

A la figure 1 on a représenté une vue partielle en coupe d'un dispositif semi-conducteur 20 au début du procédé selon l'invention. On suppose qu'un tel dispositif a préalablement été fabriqué selon les techniques classiques de la micro-électronique.

Le dispositif 20 est réalisé à la surface d'un substrat 10 qui est un substrat de SOI comprenant une couche 11 d'un matériau semi-conducteur, par exemple du silicium faiblement dopé, recouvert d'une fine couche d'oxyde enterrée, par exemple du dioxyde de silicium (SiO_2). L'épaisseur e de la couche 11, est par exemple de l'ordre de $500\text{ }\mu\text{m}$ (10^{-6} mètres), et l'épaisseur de la couche 12 est par exemple de l'ordre de 500 nm (10^{-9} mètres). Ces épaisseurs sont considérées suivant une direction perpendiculaire à la surface du substrat. Un tel substrat de SOI est disponible, par exemple, auprès de la société SOITEC.

Un dispositif semi-conducteur 20 quelconque est réalisé à la surface du substrat 10. Ce dispositif comprend une ou plusieurs zone(s) active(s) et une structure d'interconnexion. Par zone active, on entend au sens de la présente invention, une zone de matériau non isolant, n'appartenant pas à la structure d'interconnexion. Typiquement, il s'agit d'une zone de silicium dopé N ou P,

pouvant entrer dans la constitution de composants tels que des transistors MOS ou similaires.

Aux figures, seule une partie du dispositif 20 est représentée, notamment deux lignes métalliques 21 et 22 réalisées dans les niveaux de métallisation respectivement M5 et M6 de sa structure d'interconnexion. On suppose que ces lignes, qui sont reliées ensemble par une interconnexion verticale (via) sont reliées à la masse GND2 du dispositif 20. On notera que les lignes 21 et 22 sont entourées d'un matériau diélectrique, par exemple du SiO_2 , et que la ligne 22 est également recouverte d'une fine couche de matériau diélectrique, par exemple du SiO_2 ou du nitrure de silicium (Si_3O_4) jouant le rôle de couche de passivation.

Selon l'invention, le dispositif 20 comprend en outre une structure isolée 30. Par structure isolée, on entend une structure électriquement isolée du reste du dispositif 20. Cette structure a pour fonction, après traitement par FIB, de former un chemin conducteur, dit chemin de polarisation du substrat 10, pour l'évacuation des ions lors d'un traitement par FIB du reste du dispositif.

La structure isolée 30 comprend une zone active 31 s'étendant à la surface du substrat 10, par-dessus (de préférence recouvrant) la couche d'isolant 12, en étant par ailleurs entourée d'un isolant 32 ("Shallow Trench Insulator" ou STI). L'épaisseur de la zone active 31 et de l'isolant 32 est par exemple sensiblement égale à 140 nm. La zone 31 est obtenue par dépôt selon les techniques de dépôt sur substrat de SOI. Elle peut être en silicium dopé positivement, par exemple avec des atomes de bore. La zone active 31 peut aussi être en silicium dopé négativement, par exemple avec des atomes de phosphore. En fait, il est avantageux qu'elle soit dopée positivement lorsque les ions du faisceau d'ions focalisé qui est utilisé pour le traitement sont des ions positifs (comme dans l'exemple considéré ici), et qu'elle soit dopée négativement lorsque ces ions sont négatifs. Ceci permet de faciliter le claquage de la couche d'isolant 12 (voir plus loin).

Avantageusement, la distance Y entre la zone active 31 et les autres zones actives du dispositif 20 (non représentées), considérée suivant une direction parallèle à la surface du substrat 10, est supérieure à l'épaisseur e de

la couche d'oxyde 12. De cette façon, le claquage de la couche 12 intervient avant celui de l'isolant 32.

La structure isolée 30 comprend en outre une structure d'interconnexion 33 qui comprend une ligne métallique 34 dans le niveau de métallisation M6. La structure 33 forme un chemin conducteur entre la zone active 31 et s'étendant, en étant isolée du reste du dispositif comme étant entourée de matériau diélectrique. L'exemple le plus simple pour la structure 33 est empilement de métal formant une colonne de lignes et de vias superposés de manière alternée. Pour chacun des niveaux de métallisation M1 à M6, la structure d'interconnexion 33 comprend ainsi une portion de ligne (connexion horizontale) telle que la ligne 34, et un via (connexion verticale), ces lignes et ces vias étant représentés de façon classique aux figures.

Initialement (c'est-à-dire après la fabrication du dispositif mais avant son traitement par FIB), la structure isolée 30 forme un simple chemin conducteur entre la zone active 31 et la ligne métallique 34. Elle peut être fabriquée en même temps que le reste du dispositif 20. En particulier, la structure d'interconnexion 33 peut résulter des étapes de photolithographie et de dépôt mises en œuvre pour réaliser la structure d'interconnexion du reste du circuit (comprenant notamment les lignes 21 et 22). La structure isolée n'implique donc pas de surcoût prohibitif.

La surface de la zone active 31 détermine la valeur d'un condensateur C_{BOX} équivalent, entre la zone active 31 et la couche 11 séparées par la couche d'isolant 12. Plus L est grand et plus la valeur de C_{BOX} est grande. Afin de faciliter le claquage du condensateur C_{BOX} (voir plus loin), les dimensions de la zone active 31 suivant une direction parallèle à la surface du substrat sont les plus petites possibles. La zone active 31 est par exemple un carré de côté L. En pratique, la valeur de L est limitée par les règles de dessin de la technologie utilisée. Actuellement, ces règles permettent de descendre jusqu'à $L=0,13\ \mu\text{m}$ au minimum. De préférence, L n'est pas supérieur à une longueur maximum que l'on peut fixer à 10 fois la valeur minimum ci-dessus, c'est-à-dire à $1,3\ \mu\text{m}$. Typiquement, L est sensiblement égale à $1\ \mu\text{m}$.

La figure 1 illustre en outre une étape de traitement par FIB de la portion de la couche de passivation au droit de la ligne métallique 34. Ce

traitement a lieu au travers d'un masque de dépassivation 40 comprenant une fenêtre au droit de la portion de ligne 34. Il a pour but le retrait de la couche de passivation au niveau de ladite fenêtre, de manière à exposer la ligne métallique 34, au moins en partie. Les ions utilisés ne peuvent s'écouler dans le substrat 10, en raison de la couche d'oxyde enterrée 12. C'est pourquoi, ces ions chargent la zone active 31, en fait le condensateur C_{BOX} . S'agissant d'ions positifs dans l'exemple, ils sont représentés aux figures par des signes "+" dans les différents éléments de la structure isolée.

Lorsque toute l'épaisseur de la couche de passivation est éliminée, on obtient la configuration représentée schématiquement à la figure 2. En continuant le traitement par FIB (ou en appliquant un autre traitement par FIB, mais de préférence avec des ions de même polarité), avec ou sans le masque de dépassivation 40, on continue d'augmenter la charge de la zone active 31.

De préférence, la polarité (c'est-à-dire le signe positif ou négatif) des ions du traitement par FIB est identique à la polarité du dopage de la zone active de la structure isolée (par polarité du dopage, on entend une polarité positive pour un dopage P, et une polarité négative pour un dopage N).

La charge de la zone active 31 augmente au point que la tension aux bornes du condensateur C_{BOX} dépasse la tension de claquage de ce condensateur. La couche d'isolant 12 est alors détruite localement, au dessous de la zone active 31. Ce claquage est symbolisé sur la figure 2 par une flèche 70. Une flèche similaire est aussi représentée sur le symbole du condensateur C_{BOX} visible en bas à droite de la figure 2.

Les ions s'écoulent alors de la zone active 31 vers la couche 11 du substrat 10. On dit alors que le substrat 10 est polarisé. En fonctionnement, la couche 11 du substrat 10 est reliée à la masse GND1 de l'équipement utilisé pour réaliser le traitement par FIB. Les ions s'écoulent donc vers la masse GND1.

Dans cet état, la structure isolée 30 forme un chemin d'écoulement des ions de la ligne métallique 34 vers la couche 11 du substrat 10, ou chemin de polarisation du substrat 10.

On notera que la distance X entre les lignes métalliques 22 et 34 et plus généralement la distance minimum entre les éléments de la structure

d'interconnexion 33 et ceux de la structure d'interconnexion du reste du circuit, considérée suivant une direction parallèle à la surface du substrat 10, est de préférence supérieure à l'épaisseur e de la couche d'isolant 12. De même, la distance Y , considérée suivant une direction parallèle à la surface du substrat 10 entre la zone active 31 et toute autre zone active du dispositif est supérieure à l'épaisseur e . Ainsi, le claquage de l'isolant qui entoure la structure isolée 30 se produit bien au niveau de la couche 12 et non ailleurs. De préférence, les distances X et Y précitées ne sont pas inférieures à $1\ \mu\text{m}$.

Le schéma de la figure 3 illustre une étape de traitement par FIB destinée à éliminer la couche de passivation au dessus de la ligne métallique 22 appartenant au reste du dispositif 20. Cette étape peut aussi être réalisée grâce à un traitement par FIB à travers un masque de dépassivation 50 comprenant une fenêtre appropriée. Avantageusement, cette fenêtre expose non seulement la couche de passivation au dessus d'une partie au moins de la ligne métallique 22, mais également au moins une partie exposée de la ligne métallique 34 de la structure isolée 30. De cette manière, les ions peuvent s'écouler vers le substrat 10 via le chemin de polarisation ouvert à travers la structure isolée 30 et la couche d'oxyde enterrée 12. Ainsi, le reste du dispositif 20 ne risque pas d'être endommagé par ce traitement par FIB.

Lorsque toute l'épaisseur de la couche de passivation a été retirée, on obtient la structure illustrée à la figure 4.

Dans une étape suivante, on réalise une interconnexion entre les lignes métalliques 34 et 22, en déposant un pont métallique, par exemple en platine (ou encore en aluminium, en tungstène, en cuivre, etc.), entre les parties exposées de ces deux lignes. On obtient ainsi la configuration représentée à la figure 5.

Ainsi, la masse GND1 du substrat 10 est reliée électriquement à la masse GND2 du dispositif 20. Cette liaison électrique est illustrée schématiquement en bas à droite de la figure 5. Stricte sensu, on ne peut plus dire alors que la structure 30 est isolée du reste du circuit 20.

Cette étape de dépôt peut par exemple être réalisée par CVD ("Chemical Vapor Deposition"). Toutefois, il est préférable qu'elle soit réalisée par un traitement par FIB adapté, puisque la tranche se trouve déjà positionnée

dans l'appareil de FIB. De préférence, la distance X, suivant une direction parallèle à la surface du substrat, entre les parties exposées des lignes 22 et 34 n'est pas supérieure à 5 μm . De cette manière, on limite la quantité de métal à déposer.

- 5 Le pont métallique 60 étant présent, on peut procéder à l'étape (non représentée) de traitement du dispositif 20 par FIB selon les besoins de l'application. Pendant ce traitement, les ions peuvent s'écouler vers la masse GND1 du substrat à travers le pont métallique 60 et le chemin de polarisation du substrat 10 comprenant la structure 30, au lieu de s'accumuler au niveau de
10 la masse GND2 du dispositif 20. Ainsi, on évite tout risque de destruction ou d'endommagement du dispositif 20.

- De préférence, on termine par une étape d'ouverture de la liaison électrique entre les lignes 22 et 34. Cette étape permet de rétablir l'isolation du reste du dispositif 20 par rapport à la couche 11 du substrat. A défaut de cette
15 étape, l'avantage de l'utilisation d'un substrat de SOI serait perdu.

- Cette ouverture est obtenue en éliminant une partie au moins du pont métallique 60 de manière qu'il ne reste plus que deux contacts 61 et 62, au dessus respectivement de la ligne métallique 34 et de la ligne métallique 22, et isolés électriquement l'un de l'autre, en sorte d'obtenir la structure de la figure
20 6. Ce retrait peut être obtenu grâce à un nouveau traitement par FIB au travers d'un masque approprié. Bien entendu, on peut également retirer la totalité du pont conducteur 60 afin de revenir à la structure de la figure 4.

- L'ouverture de la liaison électrique entre les lignes métallique 34 et 22 rétablit la séparation entre la masse GND1 du substrat 10 et la masse GND2
25 du dispositif 20. Cette séparation est illustrée schématiquement en bas à droite de la figure 6. En ce sens, on peut à nouveau dire que la structure 30 est isolée du reste du circuit 20.

- L'invention a été décrite ci-dessus dans un mode de réalisation préféré mais non limitatif. En particulier, les étapes de retrait de la couche de passivation illustrée par les figures 1 et 3, et l'étape d'ouverture du pont
30 métallique 60 sont ici avantageusement prévues sous la forme d'un traitement par FIB parce que la tranche se trouve déjà positionnée dans l'appareil de FIB. Néanmoins, toute autre procédé de retrait connu est envisageable, par

exemple : gravure sèche, gravure humide, CMP ("Chemical Mechanical Polishing"), etc.

REVENDECATIONS

1. Procédé de traitement par faisceau d'ions focalisé, d'un dispositif semi-conducteur (20) réalisé à la surface d'un substrat de silicium-sur-isolant (10) et comprenant une structure d'interconnexion ayant une première ligne métallique déterminée (22) qui est électriquement reliée à la masse électrique du dispositif semi-conducteur,

comprenant les étapes consistant à :

a) faire claquer la couche d'isolant (12) du substrat au dessous d'une zone active (31) d'une structure (30) électriquement isolée du reste du dispositif semi-conducteur et reliant électriquement ladite zone active et une seconde ligne métallique déterminée (34), en soumettant ladite seconde ligne métallique à un faisceau d'ions focalisé jusqu'au claquage de ladite couche d'isolant ;

b) créer une liaison électrique (60) entre la première ligne métallique et la seconde ligne métallique ;

c) traiter le dispositif semi-conducteur par faisceau d'ions focalisé ;

d) ouvrir la liaison électrique entre la première ligne métallique et la seconde ligne métallique.

2. Procédé selon la revendication 1, suivant lequel, à l'étape a), la polarité des ions est identique à la polarité du dopage de la zone active.

3. Procédé selon la revendication 1 ou selon la revendication 2, suivant lequel, à l'étape b), la liaison électrique est créée par dépôt d'un pont métallique (60) entre la première ligne métallique et la seconde ligne métallique, grâce à un traitement par faisceau d'ions focalisé adapté.

4. Procédé selon la revendication 3, suivant lequel, à l'étape d), la liaison électrique est ouverte par retrait d'une partie au moins du pont

métallique déposé à l'étape b), grâce à un traitement par faisceau d'ions focalisé adapté.

5 5. Procédé selon l'une quelconque des revendications précédentes, suivant lequel, avant l'étape a), la seconde ligne métallique est exposée par retrait d'une couche de passivation, grâce à un traitement par faisceau d'ions focalisé adapté.

10 6. Procédé selon la revendication 5, suivant lequel, avant l'étape b), la première ligne métallique est exposée par retrait d'une couche de passivation, grâce à un traitement par faisceau d'ions focalisé adapté, au travers d'un masque (50) ayant une fenêtre de dépassivation exposant la seconde ligne métallique exposée.

15 7. Dispositif semi-conducteur (20) réalisé à la surface d'un substrat de silicium-sur-isolant (10) et comprenant :

- au moins une zone active et une structure d'interconnexion ayant une première ligne métallique déterminée (22) qui est électriquement reliée à la masse électrique du dispositif semi-conducteur ; et, en outre,

20 - une structure (30) électriquement isolée du reste du dispositif semi-conducteur, qui comprend une zone active (31) recouvrant la couche d'isolant (12) du substrat et une structure d'interconnexion (33) reliée à ladite zone active et ayant une seconde ligne métallique déterminée (34) ;

25 dans lequel la distance minimum (Y), suivant une direction parallèle à la surface du substrat, entre la zone active de la structure isolée et n'importe quelle autre zone active du reste du dispositif, est supérieure à l'épaisseur (e) de la couche d'isolant (12) du substrat suivant une direction perpendiculaire à la surface du substrat ; et,

30 dans lequel la distance minimum (X), suivant une direction parallèle à la surface du substrat, entre les éléments de la structure d'interconnexion de la

structure isolée et les éléments de la structure d'interconnexion du reste du dispositif, est supérieure à l'épaisseur (e) de la couche d'isolant (12) du substrat suivant la direction perpendiculaire à la surface du substrat.

5 8. Dispositif semi-conducteur selon la revendication 7, suivant lequel la première ligne métallique et la seconde ligne métallique appartiennent au niveau de métallisation (M6) du dispositif semi-conducteur qui est le plus éloigné du substrat.

10 9. Dispositif semi-conducteur selon la revendication 7 ou la revendication 8, suivant lequel la distance (X), suivant une direction parallèle à la surface du substrat, entre la première ligne métallique et la seconde ligne métallique n'est pas supérieure à 5 μm .

15 10. Dispositif semi-conducteur selon l'une quelconque des revendications 7 à 9, suivant lequel les dimensions, suivant une direction parallèle à la surface du substrat, de la zone active (31) de la structure isolée (30) ne sont pas supérieures à 1,3 μm .

FIG. 1

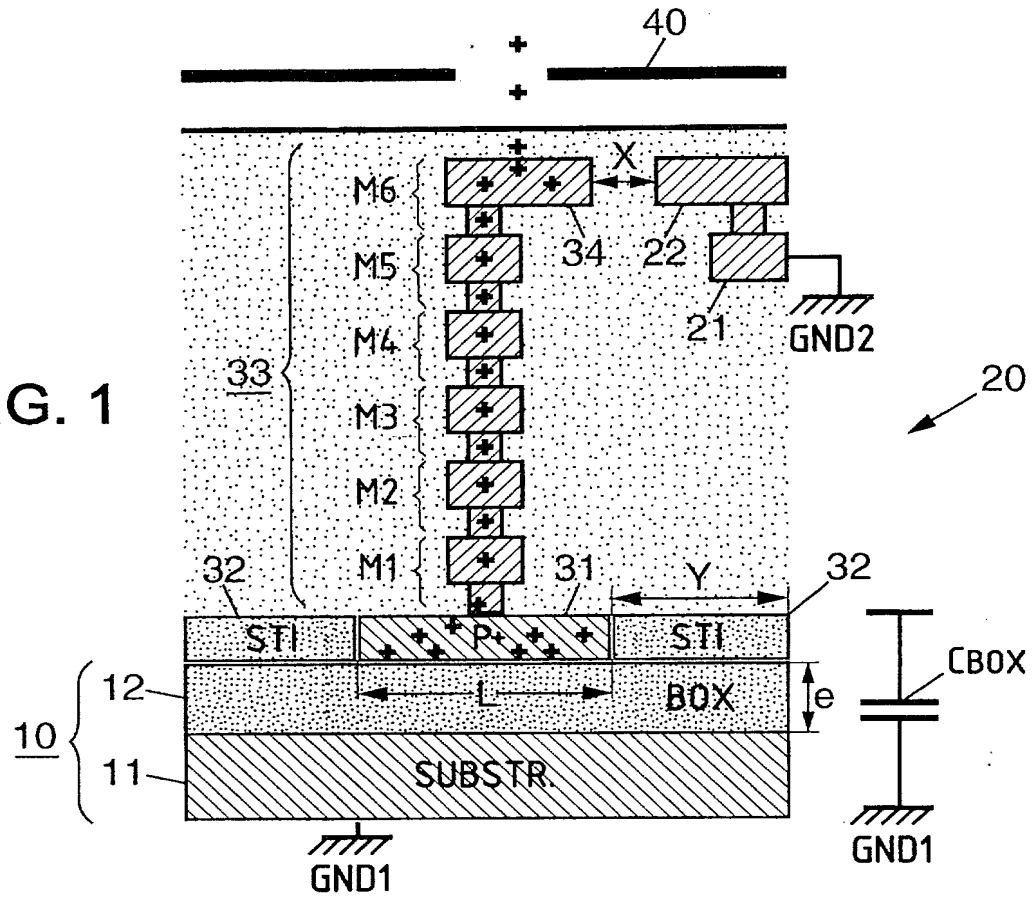
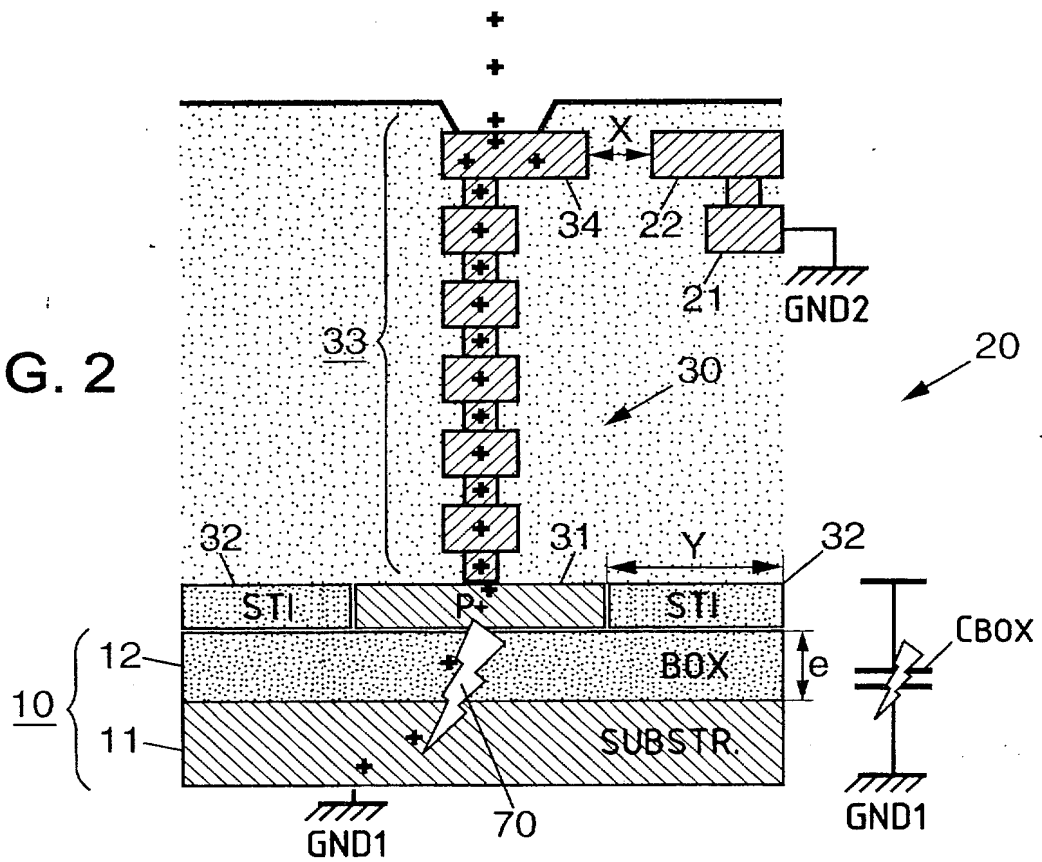


FIG. 2



2/3

FIG. 3

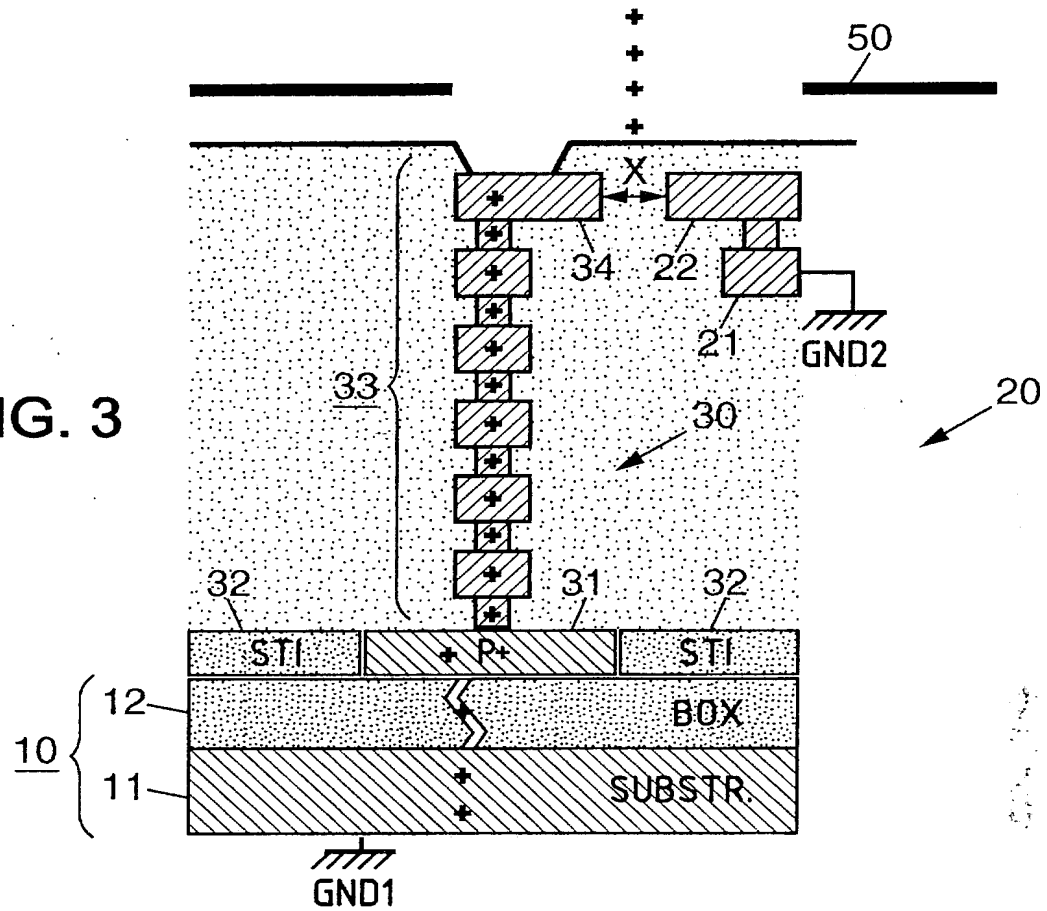
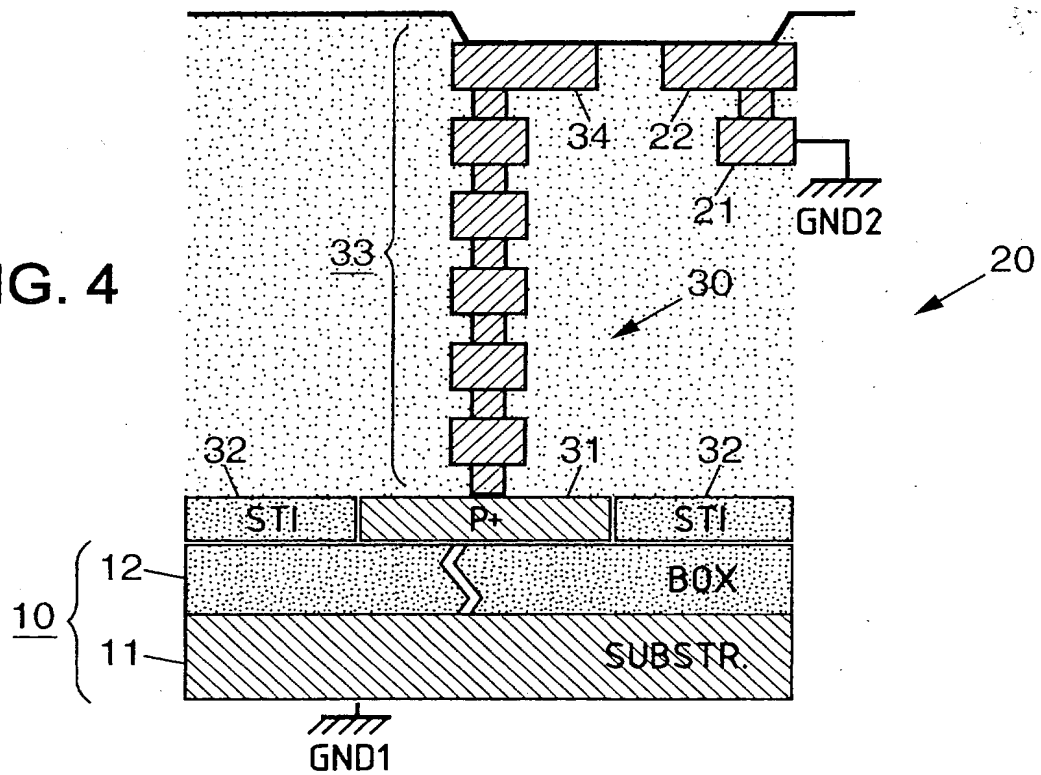


FIG. 4



3/3

FIG. 5

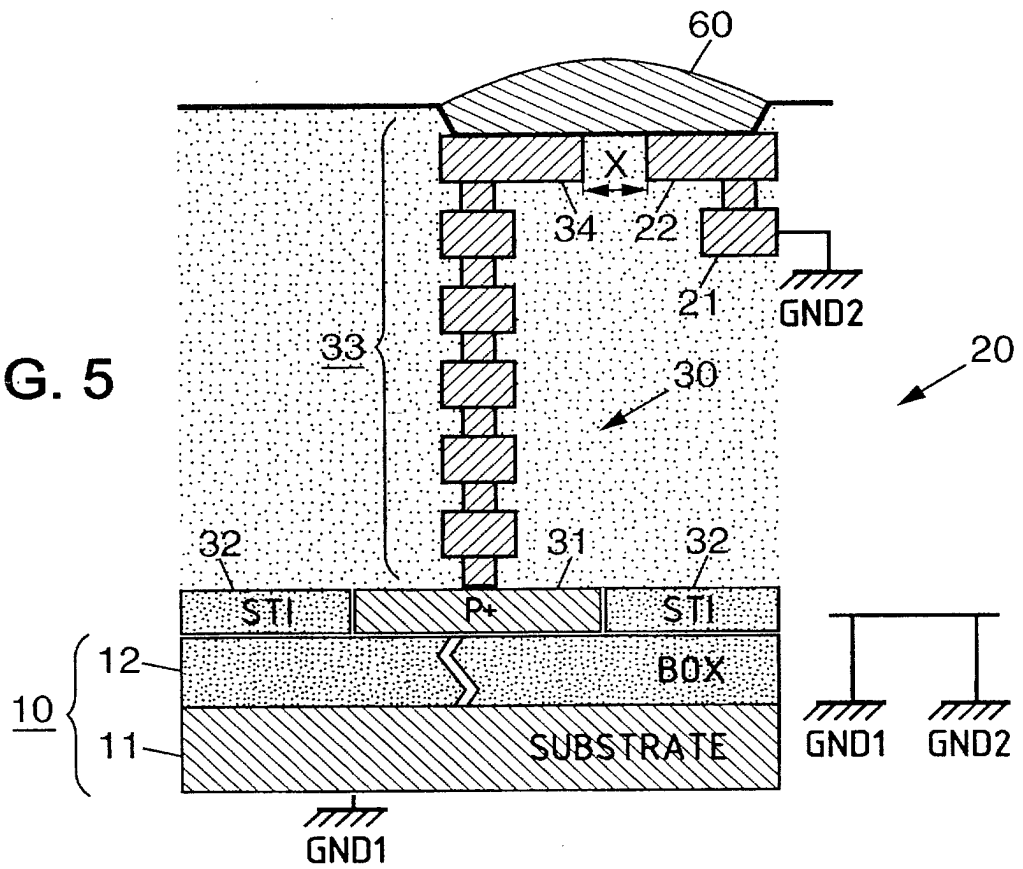
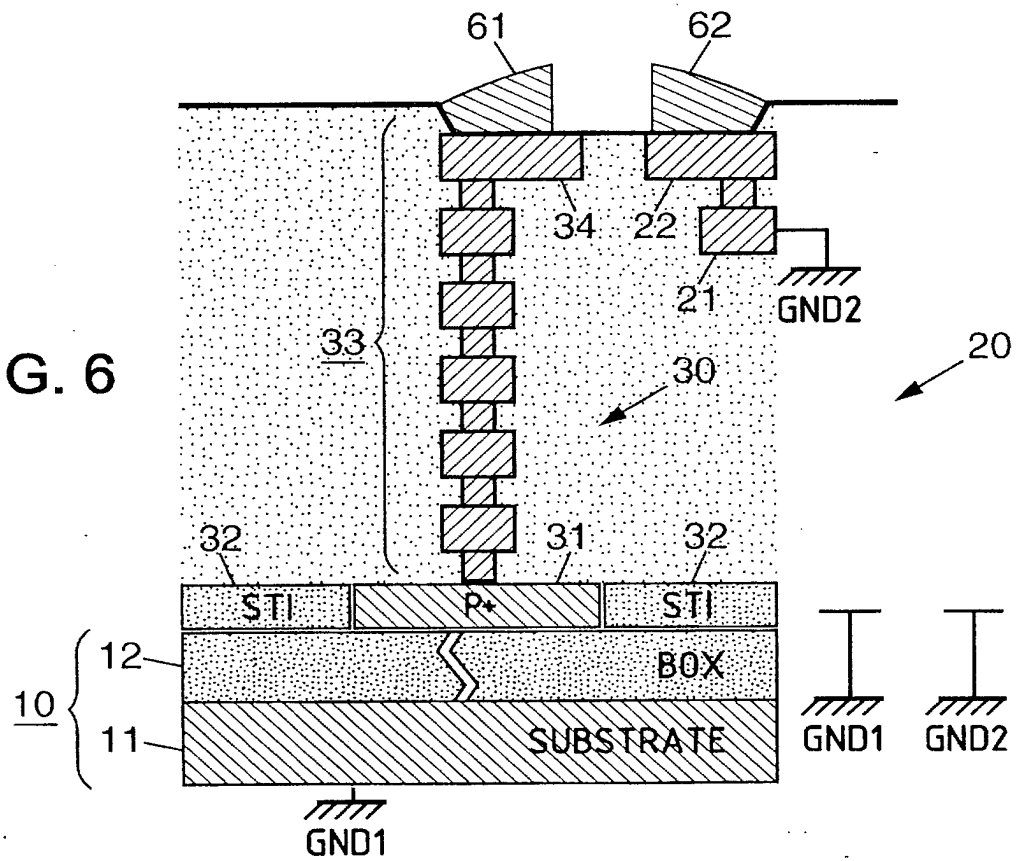


FIG. 6





DÉPARTEMENT DES BREVETS

26 bis, rue de Saint Pétersbourg
75800 Paris Cedex 08

Téléphone : 33 (1) 53 04 53 04 Télécopie : 33 (1) 42 94 86 54

BREVET D'INVENTION**CERTIFICAT D'UTILITÉ**

Code de la propriété intellectuelle - Livre VI



N° 11235°03

DÉSIGNATION D'INVENTEUR(S) Page N° *1.1.1.*(À fournir dans le cas où les demandeurs et
les inventeurs ne sont pas les mêmes personnes)

Cet imprimé est à remplir lisiblement à l'encre noire

DB 113 @ W / 270601

Vos références pour ce dossier (facultatif)		BFF020416
N° D'ENREGISTREMENT NATIONAL		03 02 008
TITRE DE L'INVENTION (200 caractères ou espaces maximum)		
<p>PROCEDE DE TRAITEMENT PAR FAISCEAU D'IONS FOCALISE ET DISPOSITIF SEMI-CONDUCTEUR CONVENANT POUR SA MISE EN OEUVRE</p>		
LE(S) DEMANDEUR(S) :		
STMICROELECTRONICS SA		
DESIGNE(NT) EN TANT QU'INVENTEUR(S) :		
1 Nom		
Prénoms		PARRASSIN Thierry
Adresse	Rue	22 rue Nicolas Chorier
	Code postal et ville	38000 GRENOBLE
Société d'appartenance (facultatif)		
2 Nom		
Prénoms		
Adresse	Rue	
	Code postal et ville	
Société d'appartenance (facultatif)		
3 Nom		
Prénoms		
Adresse	Rue	
	Code postal et ville	
Société d'appartenance (facultatif)		
S'il y a plus de trois inventeurs, utilisez plusieurs formulaires. Indiquez en haut à droite le N° de la page suivi du nombre de pages.		
DATE ET SIGNATURE(S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom et qualité du signataire)		
Le 19 février 2003		
CABINET PLASSERAUD		
Stéphane VERDURE		
87-0901		
030801		

THIS PAGE BLANK (USPTO)